

Fiche de TD N° 3 Architecture des ordinateurs (AO)

Exercice 1

1. Quelle est la capacité en bits d'une mémoire de 16 Kbits ?
2. Une mémoire possède 10 lignes d'adresses et 8 lignes de données, quelle est sa capacité en bits ?
3. Combien de lignes d'adresses doit-on avoir pour accéder à 256 K Octets sachant que chaque mot est formé d'un octet?
4. Soit une mémoire de capacité de 1024 bits, pour chacun des cas suivants, tracer le schéma correspondant à cette mémoire.
 - a) On utilisera des mots-mémoires de 1 bit.
 - b) On utilisera des mots-mémoires de 8 bits.

Exercice 2

I- une mémoire possède 13 lignes d'adresses et 8 lignes de données :

1. Combien de mots binaires peut-on emmagasiner dans cette mémoire et combien de bits possède ce mot ?
2. Quelle est la capacité totale de cette mémoire (en bits) ?

II- Lesquelles de ces organisations de mémoire sont plausibles ou envisageables ?

- a) Registre d'adresses de 10 bits, 1024 cellules, 08 bits par cellule
- b) Registre d'adresses de 10 bits, 1024 cellules, 12 bits par cellule
- c) Registre d'adresses de 9 bits, 1024 cellules, 10 bits par cellule
- d) Registre d'adresses de 11 bits, 1024 cellules, 10 bits par cellule
- e) Registre d'adresses de 10 bits, 10 cellules, 1024 bits par cellule

Exercice 3

Soit une architecture de Von Neumann munie d'une mémoire de 2048 K mots de 16 bits.

1. Donner le schéma de cette architecture.
2. Donner la taille d'un mot mémoire.
3. Donner le nombre de mots mémoire.
4. Donner la capacité de cette mémoire en Giga Octets.
5. Sur cette mémoire on veut stocker un tableau. Sachant que chaque élément du tableau est représenté par 32 bits. Calculer en hexadécimal (base 16) l'adresse du premier élément (1^{er}) sachant que le dixième élément (10^{ième}) est stocké à partir de l'adresse $F0_{(16)}$.

Exercice 4

Soit un ordinateur à architecture bus système, composé d'un processeur travaillant à une fréquence de 1000 MHz, d'un bus d'adresse avec un débit de 3200 Mo/s et d'un bus de données de 8 bits.

1. Donner la taille du bus d'adresse.
2. Donner le nombre de lignes d'adresse, nombre de lignes de données, la taille du RI (Registre d'Instruction) et la taille du CO (Compteur Ordinal).
3. Donner la capacité de cette mémoire en Giga Octets.
4. Donner la plus haute adresse possible (en hexadécimal/ base 16).
5. Cette mémoire contient réellement 2^{12} K Octets. Donner le nombre de cellules et la taille minimale du registre d'adresse.

Exercice 5

Soit une machine avec un registre d'adresse mémoire (RAM) qui comporte 32 bits. Calculer :

1. Le nombre de mots adressables si un mot = 1 octet, et si un mot = 16 bits (dans les deux cas)
2. La plus haute adresse possible dans les deux cas.
3. La capacité de la mémoire centrale dans les deux cas.
4. Quelle est la taille des registre CO, RI et ACC dans les deux cas.

Exercice 6

Soit une machine dotée d'une mémoire centrale de 256 Mbits et la taille de la cellule est de 16 bits.

1. Combien de valeur différente peut prendre un mot de cette mémoire ?
2. Donner le nombre de mots mémoire
3. Donner la taille du bus d'adresse qui peut accéder à cette mémoire.
4. Donner l'architecture réduite de cette mémoire.
5. Supposant qu'on a augmenté la taille de cette mémoire et la mémoire est extensible jusqu'à 1 Giga bits. Calculer le nombre total de mots après l'extension de cette mémoire.