Fiche de TD N° 5 Architecture des Ordinateurs (AO)

Exercice 1

Soit l'expression suivante : A = E - (F / G)

- 1- Réécrire cette expression en une suite d'instructions de format à deux (02) adresses.
- 2- Réécrire cette expression en une suite d'instructions de format à une (01) adresse.
- 3- Réécrire cette expression en une suite d'instructions de format à zéro (0) adresse.

Exercice 2

Trouvez les résultats du fragment de programme suivant pour les trois modes d'adressage que voici : **Immédiat, Direct et Indirect.**

ADD 10

SUB 20

MPY 30

DIV 10

Sachant que [acc]=50; [10] =30; [20] = 10; [30] =20.

Exercice 3

Donnez l'expression de X effectuée par le programme suivant en mode direct Sachant que [70]=A; [50]=B; [3]=C; [160]=X.

- 1. LOAD 70
- 2. ADD 50
- 3. MPY 3
- 4. STORE 100
- 5. LOAD 50
- 6. DIV 70
- 7. SUB 3
- 8. ADD 100
- 9. STA 160

Exercice 4

Soit l'instruction d'affectation **X**= (A-B)*(C+D/E) telles que A, B, C, D et E sont des variables préalablement définies et stockées respectivement dans les adresses A, B, C, D et E. Ecrire les programmes correspondant aux différents cas suivants :

- Instructions à 2 adresses (avec un seul registre)
- Instructions à 1 adresse
- Instructions à 0 adresse

Exercice 5

a) Décrivez les différentes étapes d'exécution des instructions :

```
9 LOAD 10;
10 ADD 25;
11 STA 30;
```

b) Dérouler le petit programme suivant, sachant que : [acc]=50 ; [30] =39 ; [31] =12 ;

10 ADD 30

11 DIV 31

12 STA 32

13 Branch si S=0/-4

c) Ecrire un programme en assembleur pour le fragment suivant : i=0; while (i < 10) i++; avec une machine a 3 adresses.

Exercice 6

1. On considère une machine à **zéro adresse**. Ecrire le programme qui permet de calculer **X** tel que :

X = (A+B) / (B*(E+C)) en utilisant le minimum d'instructions possible où A, B, C et E sont des adresses. (Donner l'état de la pile pour chaque instruction).

2. Ecrire le programme qui permet de calculer X dans une machine à trois adresses à l'aide des commandes suivantes :

MPY Adr, Ri, R(i+1);	ADD Ri, R(i+1), R(i+2) ;	DIV Ri, $R(i+1)$, $R(i+2)$;
LOAD Ri, im VAL;	MOVE Adr, Ri;	STA Ri, Adr ;

Avec i=1...n, im= adressage immédiat, VAL = Valeur où Ri, R(i+1), R(i+2) sont des registres internes et Adr est une adresse mémoire.

3. Expliquer l'étape de recherche de l'opérande et d'exécution brièvement (Phase 2 des étapes d'exécution de l'instruction) de l'instruction suivante : **MOVE A, R1.**

Exercice 7

1. Écrire le programme qui permet de calculer X dans une machine à 1 adresse où A, B, C, D, E, F et G sont des adresses et R1, R2, R3, ... sont des registres internes (donner l'état du registre ACC pour chaque instruction).

$$X = A - (B / (C+D)) + (E*F) - G$$

- 2. Sachant qu'un accès mémoire dure 2ns et qu'une opération au niveau de l'UAL dure 3ns. Donnez la durée totale nécessaire pour exécuter ce programme. Justifiez votre réponse.
- 3. Supposons qu'on a deux ordinateurs A et B ayant un temps d'exécution d'une instruction égal à 5 cycles d'horloge chacun. L'ordinateur A dispose de la technique de traitement pipeline et l'ordinateur B ne l'est pas (exécution séquentielle). On veut exécuter un programme de 10 instructions. Pouvez-vous en déduire lequel des ordinateurs A et B est le plus rapide a exécuté ce programme ?
- 2. Supposons qu'on a deux ordinateurs. Un ordinateur A avec un processeur cadencé à 3000 MHz et un CPI (nombre de cycles par instruction) de 5 cycles, et l'ordinateur B avec un processeur cadencé à 2000 MHz et un CPI de 4 cycles. Quel ordinateur est le plus rapide et de combien de fois.